

09/856579

JC18 Rec'd PCT/PTO 23 MAY 2001

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of

Inventors: Keiichi KITAGAWA, et al.

Application No.: New PCT Application

Filed: May 23, 2001

For: TRANSMIT-RECEIVE APPARATUS

CLAIM FOR PRIORITY

Assistant Commissioner of Patents  
Washington, D.C. 20231

Dear Sir:

The benefit of the filing date of the following prior foreign applications filed in the following foreign country are hereby requested for the above-identified application and the priority provided in 35 USC 119 are hereby claimed:

Japanese Appln. No. 11-277386, Filed: September 29, 1999;

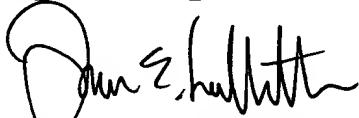
Japanese Appln. No. 2000-9267, Filed: January 18, 2000.

The International Bureau received the priority documents within the time limit, as evidenced by the attached copy of the PCT/IB/304.

**This Page Blank (uspto)**

It is requested that the file of this application be marked to indicate that the requirements of 35 USC 119 have been fulfilled and that the Patent and Trademark Office kindly acknowledge receipt of these documents.

Respectfully submitted,



James E. Ledbetter  
Registration No. 28,732

Date: May 23, 2001

JEL/ejw

Attorney Docket No. L9289.01139

STEVENS DAVIS, MILLER & MOSHER, L.L.P.  
1615 L STREET, NW, Suite 850  
P.O. Box 34387  
WASHINGTON, DC 20043-4387  
Telephone: (202) 785-0100  
Facsimile: (202) 408-5200

This Page Blank (uspto)

09/856579  
PCT/JP00/06241

日本国特許庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

13.09.00

Eku

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日  
Date of Application:

1999年 9月29日

REC'D 06 NOV 2000

出願番号  
Application Number:

平成11年特許願第277386号

WIPO PCT

出願人  
Applicant(s):

松下電器産業株式会社

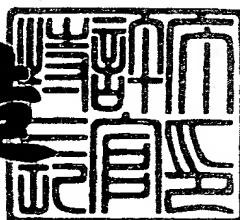
PRIORITY  
DOCUMENT

SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH RULE 17.1(a) OR (b)

2000年10月20日

特許庁長官  
Commissioner,  
Patent Office

及川耕造



出証番号 出証特2000-3085415

【書類名】 特許願

【整理番号】 2906415151

【提出日】 平成11年 9月29日

【あて先】 特許庁長官殿

【国際特許分類】 H04B 1/38

【発明者】

【住所又は居所】 神奈川県横浜市港北区綱島東四丁目3番1号 松下通信  
工業株式会社内

【氏名】 齊藤 佳子

【発明者】

【住所又は居所】 神奈川県横浜市港北区綱島東四丁目3番1号 松下通信  
工業株式会社内

【氏名】 上杉 充

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100105050

【弁理士】

【氏名又は名称】 鶴田 公一

【手数料の表示】

【予納台帳番号】 041243

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9700376

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 送受信装置

【特許請求の範囲】

【請求項1】 受信信号に対してアンテナ端からA/D変換におけるアナログ処理により生じた歪み及び同期ずれを一括して補償する第1ディジタルフィルタを備えたことを特徴とする送受信装置。

【請求項2】 受信信号に対してアンテナ端からA/D変換におけるアナログ処理により生じた歪み及び同期ずれを一括して補償する第1ディジタルフィルタを備えた受信機と、D/A変換により送信信号に付与される歪みを補償するための逆特性を付与する第2ディジタルフィルタを備えた送信機と、を具備することを特徴とする送受信装置。

【請求項3】 第1及び第2ディジタルフィルタは、フィルタ係数が設定されることにより構成されるフィルタと、前記フィルタ係数を推定するフィルタ係数推定手段と、前記フィルタ通過後の受信信号を前記フィルタ係数推定手段に出力するか受信出力にするかを切り替える切替手段と、前記切替手段の切り替えタイミングを制御するタイミング制御手段と、を有することを特徴とする請求項1又は請求項2記載の送受信装置。

【請求項4】 前記フィルタは、複数の遅延素子で構成されていることを特徴とする請求項3記載の送受信装置。

【請求項5】 +、-の出現確率が等しいランダムデータを用いて受信信号に対してDCオフセット補償を行うDCオフセット補償手段を具備することを特徴とする請求項1から請求項4のいずれかに記載の送受信装置。

【請求項6】 第1ディジタルフィルタで設定されたフィルタ係数を第2ディジタルフィルタで用いることを特徴とする請求項1から請求項5のいずれかに記載の送受信装置。

【請求項7】 請求項1から請求項6のいずれかに記載の送受信装置を備えたことを特徴とする基地局装置。

【請求項8】 請求項1から請求項6のいずれかに記載の送受信装置を備えたことを特徴とする通信端末装置。

## 【発明の詳細な説明】

## 【0001】

## 【発明の属する技術分野】

本発明は、デジタル無線通信システムにおいて使用される送受信装置に関する。

## 【0002】

## 【従来の技術】

デジタル無線通信システムにおいて、移動局のような通信端末装置や基地局装置などに備えられる送受信装置で固定的に付加される波形ひずみの要因としては、DCオフセット、I/Qレベル比、I/Q直交性の乱れ、同期ずれ、給電線差による位相回転などが考えられる。従来の送受信装置においては、これらの要因を個々に調整している。

## 【0003】

図5は、従来の送受信装置の構成を示すブロック図である。アンテナ501で受信された信号は、アナログ検波部502に送られ、そこでアナログ検波される。アナログ検波された信号は、I/Q歪み補償回路503に送られ、I/Q歪み補償される。このI/Q歪み補償では、I/Qの電圧をオシロスコープなどで測定し、I、QをX-Y軸にして波形が円になるように補正して、I/Qレベル比、直交性の乱れをアナログ的に調整する。I/Q歪み補償された信号は、A/D変換器504に送られて、そこでA/D変換される。

## 【0004】

このようにして得られたデジタル信号は、DCオフセット補償回路505に送られて、DCオフセット補償される。DCオフセット補償においては、入力をターミネートして測定される電圧レベルを測定し、これが無くなるようにアナログ的に調整する。さらに、A/D変換器504で加わるI/Q歪みも並記と同様にI/Q歪み補償回路506にて補償される。

## 【0005】

DCオフセット補償された信号は受信RNF（ルートナイキストフィルタ）507に送られ、フィルタリングされる。フィルタリングされた信号は、位相補償

フィルタ508に送られ、位相回転フィルタを通すことにより給電線差による位相補償がなされる。

【0006】

次いで、位相補償された信号は、同期ずれ補償フィルタ509に送られ、そこで同期ずれ補償される。同期ずれ補償においては、考えられる範囲、例えば、 $\pm T/2$  ( $T$  : 1シンボル時間) ならば、 $T/2$ 間隔3タップのデジタルフィルタ（フィルタ係数は、例えばオール1）を挿入して同期ずれを吸収する。このようにして各要因について補償した信号は、BB（ベースバンド）復号処理部510に送られ、復号されて受信データとなる。

【0007】

一方、送信データは、BB送信処理部511に送られ、そこでデジタル変調処理などが行われる。このデジタル変調後の信号はD/A変換器512に送られ、D/A変換される。得られたアナログ信号は、I/Q歪み補償回路513に送られ、そこで受信側のI/Q歪み補償回路503と同じようにI/Q歪み補償される。

【0008】

I/Q歪み補償された信号は、アナログ直交変調部514に送られ、アナログ直交変調処理される。直交変調された信号は、DCオフセット補償回路515に送られ、そこでDCオフセット補償される。DCオフセット補償においては、キャリアリーク測定（無変調キャリアを入力して、IF段などでそのキャリア周波数にどれだけの漏れ込みがあるかをスペクトラムアナライザなどを使って測定する）し、この測定値が所望のレベル以下になるようにアナログ的に調整する。このようにDCオフセット補償された信号は、アンテナ516を介して送信される。

【0009】

【発明が解決しようとする課題】

しかしながら、従来の送受信装置では、各々の歪み成分に関する補償を上記のように別個に行っており、非常に煩雑な手順を追って実現している。

【0010】

本発明はかかる点に鑑みてなされたものであり、受信信号に固定的に付加される波形ひずみの要因を簡単に補償することができる送受信装置を提供することを目的とする。

【0011】

【課題を解決するための手段】

本発明の送受信装置は、受信信号に対してアンテナ端からA/D変換におけるアナログ処理により生じた歪み及び同期ずれを一括して補償する第1デジタルフィルタを備えたことを特徴とする。

【0012】

本発明の送受信装置は、受信信号に対してアンテナ端からA/D変換におけるアナログ処理により生じた歪み及び同期ずれを一括して補償する第1デジタルフィルタを備えた受信機と、D/A変換により送信信号に付与される歪みを補償するための逆特性を付与する第2デジタルフィルタを備えた送信機と、を具備する構成を探る。

【0013】

これらの構成によれば、DCオフセット以外のI/Q歪み、同期ずれ、位相歪みを一括してデジタル信号処理により補償するので、簡単な処理で補償動作を行うことができる。これにより、従来煩雑であった各補償動作を省略することができる。

【0014】

本発明の送受信装置は、上記構成において、第1及び第2デジタルフィルタは、フィルタ係数が設定されることにより構成されるフィルタと、前記フィルタ係数を推定するフィルタ係数推定手段と、前記フィルタ通過後の受信信号を前記フィルタ係数推定手段に出力するか受信出力にするかを切り替える切替手段と、前記切替手段の切り替えタイミングを制御するタイミング制御手段を、を有する構成を探る。

【0015】

この構成によれば、デジタルフィルタのフィルタ係数を、電源投入時などに一度求めるだけで良く、その後の歪み補償動作においてはフィルタ係数の演算が

不要となるので、フィルタ係数設定のための装置負荷を軽減することができる。

#### 【0016】

本発明の送受信装置は、上記構成において、前記フィルタが、複数の遅延素子で構成されている構成を探る。

#### 【0017】

本発明の送受信装置は、上記構成において、+、-の出現確率が等しいランダムデータを用いて受信信号に対してDCオフセット補償を行うDCオフセット補償手段を具備する構成を探る。

#### 【0018】

この構成によれば、単に所定信号区間足しあわせる簡単なディジタル処理でDCオフセット補償を行うことができる。これにより、煩雑な調整動作を省くことができる。

#### 【0019】

本発明の送受信装置は、上記構成において、第1ディジタルフィルタで設定されたフィルタ係数を第2ディジタルフィルタで用いる構成を探る。

#### 【0020】

この構成によれば、送信機側で新たにフィルタ係数設定のための演算を行うことが不要となり、装置負荷を軽減することができる。

#### 【0021】

本発明の基地局装置は、上記送受信装置を備えたことを特徴とする。また、本発明の通信端末装置は、上記送受信装置を備えたことを特徴とする。これらの構成によれば、DCオフセット以外のI/Q歪み、同期ずれ、位相歪みを一括してディジタル信号処理により補償するので、簡単な処理で補償動作を行うことができる。これにより、基地局装置や通信端末装置において、従来煩雑であった各補償動作を省略することができる。

#### 【0022】

##### 【発明の実施の形態】

本発明の骨子は、受信信号に固定的に付加される波形ひずみの要因であるDCオフセット、I/Qレベル比、I/Q直交性の乱れ、同期ずれ、給電線差による

位相回転の補償をデジタル信号処理で実現することである。

【0023】

以下、本発明の実施の形態について、添付図面を参照して詳細に説明する。

図1は、本発明の一実施の形態に係る送受信装置の構成を示すブロック図である。受信機側においては、アンテナ101で受信された信号は、アナログ直交検波部102に送られ、そこでアナログ直交検波される。アナログ直交検波された信号は、A/D変換器103に送られて、そこでA/D変換される。ここで、A/D変換後の信号は、DCオフセット、I/Q歪み、同期ずれ、位相歪みが加わった状態である。

【0024】

このようにして得られたデジタル信号は、DCオフセット補償回路104に送られて、DCオフセット補償される。DCオフセット補償においては、+、-の出現確率が等しいランダムデータを、ある一定区間に単に足し合わせて、この結果をDC成分として補償するようにしている。これは、このランダムデータは+、-で出現確率が等しいので、データ自体の値は相殺されて、DCオフセットのみが残るので、これをDC成分として利用できるからである。具体的には、 $\alpha$ のオフセットがあって、 $x$ サンプル足しあわせると $x * \alpha$ が求められるので、最終的に $x$ で割ることによりDCオフセットを得ることができる。なお、 $x$ を2のべき乗に選んでおくことにより、割り算でなくビットシフトで実現することができる、より簡単にDCオフセットを得ることができる。

【0025】

このような+、-の出現確率が等しいランダムデータを用いたDCオフセットを行うことにより、単に所定信号区間足しあわせる簡単なデジタル処理でDCオフセット補償を行うことができる。これにより、煩雑な調整動作を省くことができる。

【0026】

DCオフセット補償された信号は、I/Q歪み&同期ずれ&位相補償フィルタ(以下、デジタルフィルタと省略する)105に送られ、そこでデジタル信号処理により、I/Q歪み補償、同期ずれ補償、位相補償が行われる。これらの

補償がなされた信号は、B B (ベースバンド) 復号処理部106に送られ、復号されて受信データとなる。

#### 【0027】

一方、送信機側においては、送信データは、B B送信処理部107に送られ、そこでデジタル変調処理などが行われる。I/Q歪み補償回路108では、デジタルフィルタ105と同じ構成のフィルタが用いられ、後段のD/A変換器109及びアナログ直交変調部110で加わるであろうI/Q歪みの逆歪みが補償値として加えられる。ここでは、位相歪みの逆歪みも加えられる。このデジタル変調後の信号はD/A変換器109に送られ、D/A変換される。

#### 【0028】

I/Q歪み補償された信号は、アナログ直交変調部110に送られ、アナログ直交変調処理される。直交変調された信号は、DCオフセット補償回路111に送られ、そこでDCオフセット補償される。DCオフセット補償は、受信側と同じように行う。このようにDCオフセット補償された信号は、アンテナ112を介して送信される。

#### 【0029】

送受信装置においては、受信側のアナログ直交検波部102と送信側のアナログ直交変調部110で同じICを用いることがある。この場合には、受信側のデジタルフィルタ105で得られたフィルタ係数を送信側のI/Q歪み補償回路108に送り、I/Q歪み補償回路108で入力したフィルタ係数を用いてデジタルフィルタを構成し、逆歪みを与えるようにしても良い。これにより、装置における演算量を少なくすることができ、装置負荷を軽減することができる。

#### 【0030】

また、この場合、受信側で得られたDCオフセット補償回路104で得られたオフセット補償値を送信側のDCオフセット補償回路111に送り、受信側から取得したオフセット補償値を用いて直交変調後のアナログ信号にDCオフセット補償を行う。これにより、装置における演算量を少なくすることができ、装置負荷を軽減することができる。

#### 【0031】

次に、上記送受信装置のデジタルフィルタ105の動作について説明する。

このデジタルフィルタ105は、DCオフセット以外の歪みを一括して補償するものである。また、このデジタルフィルタ105は、ルートナイキストフィルタも包括して構成している。そして、SNRが最大になるようにフィルタ係数を求めており、従来よりも送受信装置における性能（ノイズ耐性）を向上させることができる。また、ルートナイキストフィルタも包括して構成しているので、ハード規模を小さくすることができる。

#### 【0032】

このデジタルフィルタ105は、図2に示す構成を有する。I/Q歪み、位相歪み、同期ずれを補償するフィルタ201, 202と、フィルタのフィルタ係数を設定する際に使用するフィルタ係数推定部209, 210への切り替えを行うスイッチ205, 206と、スイッチ205, 206の切り替えのタイミングを制御するタイミング制御部203, 204と、フィルタ構成の際に必要とする既知信号である $i_{desired}$ 信号と $q_{desired}$ 信号を格納するメモリ211, 212とを備えている。

#### 【0033】

また、フィルタ201, 202は、図3に示すように、I（同相成分）信号及びQ（直交成分）信号用のそれぞれ配列された複数の遅延素子301と、受信信号及び各遅延素子301の出力を加算する加算器302とから構成されている。

#### 【0034】

このデジタルフィルタ105におけるフィルタ係数は、その送受信装置に固有に定常に付与する歪みをキャンセルするものである。したがって、このフィルタ係数は、電源投入時などに一度求めるだけで良い。

#### 【0035】

そこで、まず~~電源投入時~~などのフィルタ係数を求める場合に、タイミング制御部203, 204がスイッチ205, 206に対して制御信号を出力し、スイッチ205, 206をフィルタ係数推定部209, 210に切り替える。フィルタ係数推定の際には、メモリ211, 212に格納された既知信号と受信信号とを加算器207, 208で加算して両者の間で差分をとり、その値をフィルタ係数

数推定部209, 210に出力する。フィルタ係数推定部209, 210では、所定のアルゴリズムによりフィルタ係数を設定する。このフィルタ係数は、フィルタ201, 202に送られ、フィルタが構成される。

#### 【0036】

フィルタが構成された後に、タイミング制御部203, 204がスイッチ205, 206に対して制御信号を出し、スイッチ205, 206をB B復号処理部106への出力に切り替える。その後は、受信信号がフィルタ201, 202を通過してI/Q歪み、同期ずれ、位相歪みを補償された状態でB B復号処理部106に出力される。

#### 【0037】

フィルタ201, 202は、図3に示すように、複数の遅延素子301を有しているので、この遅延素子301による遅延処理により、同期ずれを吸収することができる。また、上記フィルタ係数推定部209, 210で求められたフィルタ係数を用いて設定されたフィルタ201, 202を受信信号が通過することにより、受信信号がアナログ直交検波部102に加わったI/Q歪みや位相歪みを補償することができる。

#### 【0038】

上述したように、フィルタ201, 202のフィルタ係数は、電源投入時などに一度求めるだけで良く、その後の歪み補償動作においてはフィルタ係数の演算が不要となるので、フィルタ係数設定のための装置負荷を軽減することができる。

#### 【0039】

次に、フィルタ201, 202の構成方法について説明する。簡単のため、1タップで入力信号のI/Qレベル比が2:1の場合を例に説明する。

#### 【0040】

まず、DCオフセット成分の検出のため、ある信号区間、同相成分と直交成分を各々単に足しあわせ、得られた足し算結果を足しあわせたサンプル数で割り、その値をDCオフセット成分として、受信信号から差し引く。

#### 【0041】

次に、I（同相成分）に関するフィルタ係数を収束させる。ここで、フィルタ係数の収束アルゴリズムとして、推定誤差の2乗を最小にすることを規範とするLMS（Least Mean Square）アルゴリズム、RLS（Recursive Least Square）アルゴリズムなどを用いることができる。

#### 【0042】

図4より、 $(2i + jq) \cdot (a - jb) = (2ai + bq) + j(aj - 2bi)$  が求められる。ここでは、同相成分にのみ着目して、LMS（又はRLS）で使用する誤差は  $i_{desired} - (2ai + bq)$  とし、この誤差を最小にするように (a, b) を収束させる。この例では、最終的に求められる (a, b) = (0.5, 0.0) になるはずである。

#### 【0043】

次に、Q（直交成分）に関するフィルタ係数を収束させる。図4より、 $(2i + jq) \cdot (c - jd) = (2ci + dq) + j(cj - 2di)$  が求められる。ここでは、直交成分にのみ着目して、LMS（又はRLS）で使用する誤差は  $q_{desired} - (cq - 2di)$  とし、この誤差を最小にするように (c, d) を収束させる。この例では、最終的に求められる (c, d) = (1.0, 0.0) になるはずである。

#### 【0044】

上記の収束処理を既知信号区間繰り返し、最終的にフィルタ係数を求める。これにより求められたフィルタ係数を使って構成されるものが本実施の形態におけるディジタルフィルタ（図2におけるフィルタ201, 202）となる。

#### 【0045】

また、上記収束処理において、初期値としてルートナイキストフィルタの係数（実数）を同相成分に持たせることにより、収束性を高めることもできる。

#### 【0046】

このように、本実施の形態に係る送受信装置は、DCオフセット以外のI/Q歪み、同期ずれ、位相歪み、すなわちアンテナ端からA/D変換に至るアナログ回路で生じる歪み及び同期ずれを一括してディジタル信号処理により補償するので、簡単な処理で補償動作を行うことができる。これにより、従来煩雑であった

各補償動作を省略することができる。

【0047】

本発明の送受信装置は、デジタル無線通信システムにおける基地局装置や移動局のような通信端末装置に適用することができる。

【0048】

本発明は、上記実施の形態に限定されず、種々変更して実施することができる。例えば、デジタルフィルタの構成方法は、上記方法に限定されない。

【0049】

【発明の効果】

以上説明したように本発明の送受信装置は、DCオフセット以外のI/Q歪み、同期ずれ、位相歪みを一括してデジタルフィルタを用いてデジタル信号処理により補償するので、簡単な処理で補償動作を行うことができる。これにより、従来煩雑であった各補償動作を省略することができる。さらに、デジタルフィルタにルートナイキストフィルタも包括して、SNRが最大になるようにフィルタ係数を求めてるので、従来よりも送受信装置における性能（ノイズ耐性）を向上させることができる。

【図面の簡単な説明】

【図1】

本発明の一実施の形態に係る送受信装置の構成を示すブロック図

【図2】

上記構成の送受信装置のI/Q歪み&同期ずれ&位相補償フィルタの構成を示すブロック図

【図3】

図2に示すI/Q歪み&同期ずれ&位相補償フィルタ内のフィルタの構成を示す図

【図4】

図1に示すI/Q歪み&同期ずれ&位相補償フィルタの構成方法を説明するための図

【図5】

## 従来の送受信装置の構成を示すブロック図

## 【符号の説明】

101, 112 アンテナ

102 アナログ直交検波部

103 A/D変換器

104, 111 DCオフセット補償回路

105 I/Q歪み&amp;同期ずれ&amp;位相補償フィルタ

106 BB復号処理部

107 BB送信処理部

108 I/Q歪み補償回路

109 D/A変換器

110 アナログ直交変調部

201, 202 フィルタ

203, 204 タイミング制御部

205, 206 スイッチ

207, 208 加算器

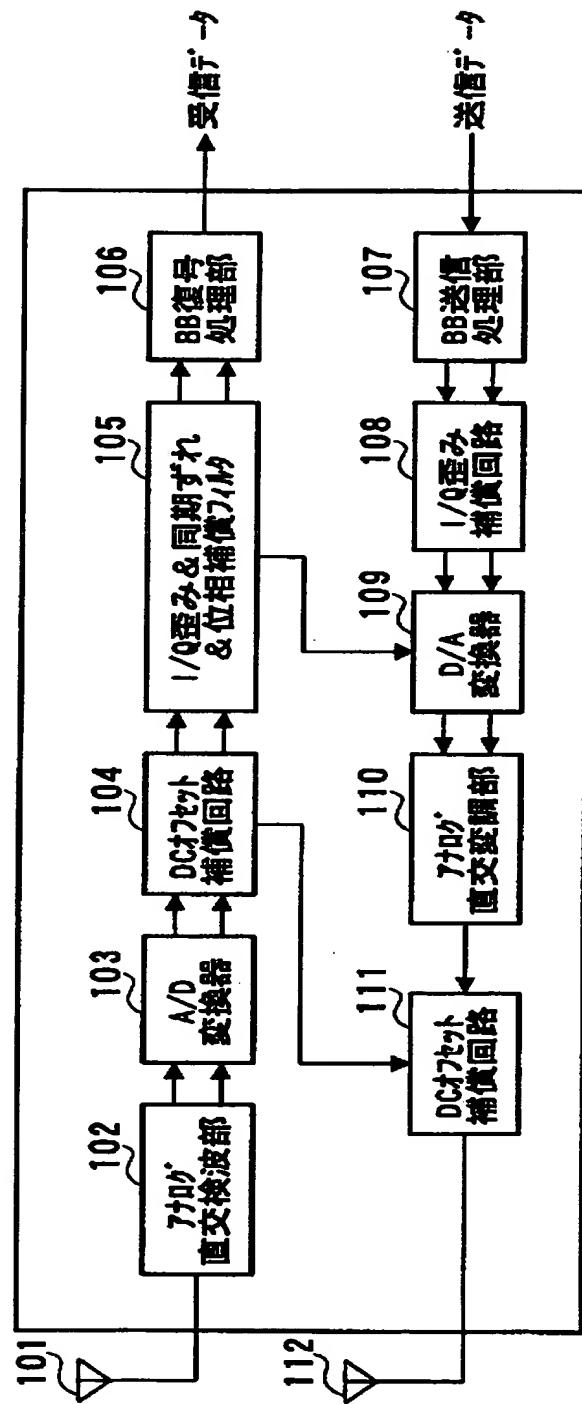
209, 210 フィルタ係数推定部

211, 212 メモリ

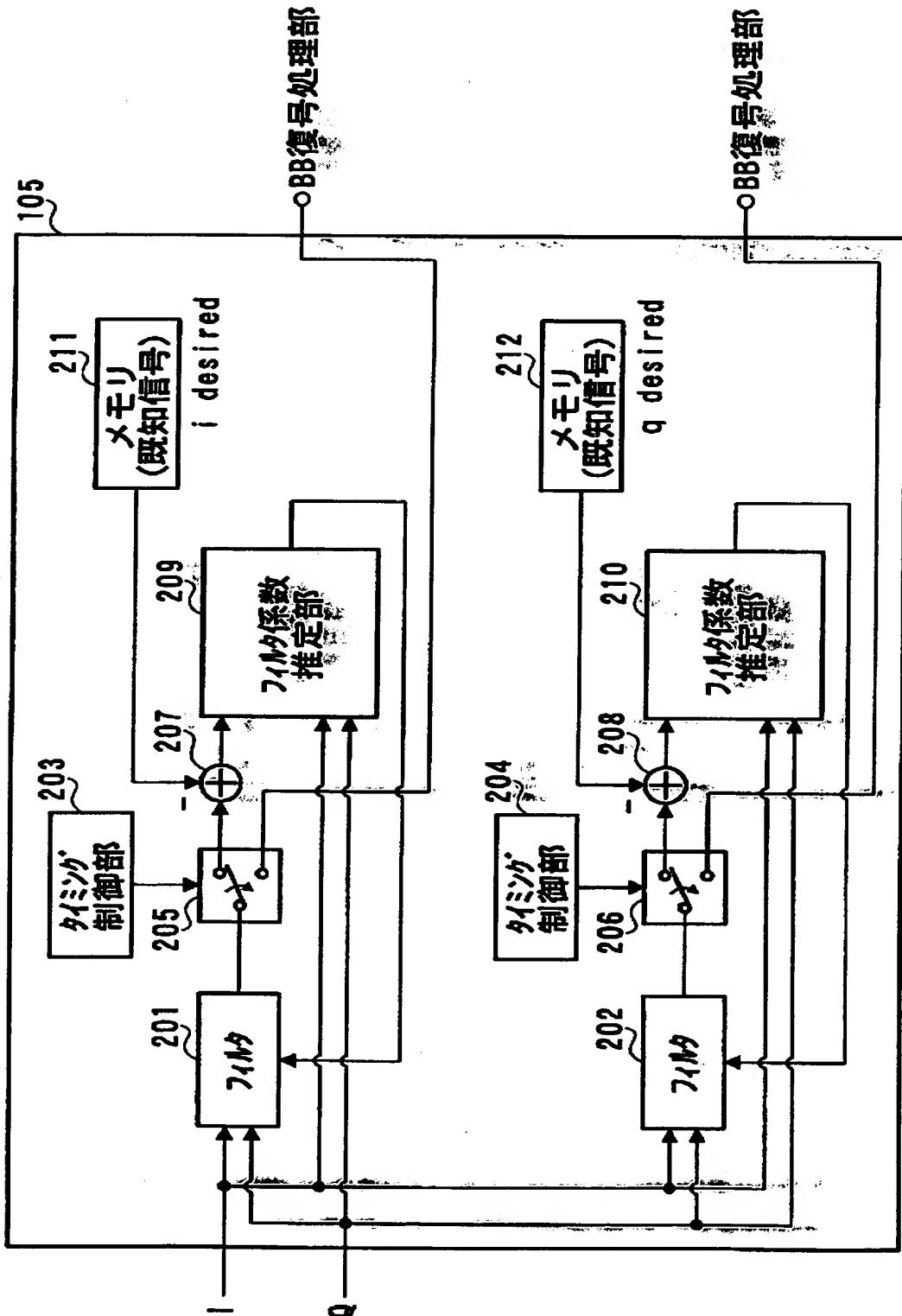
【書類名】

図面

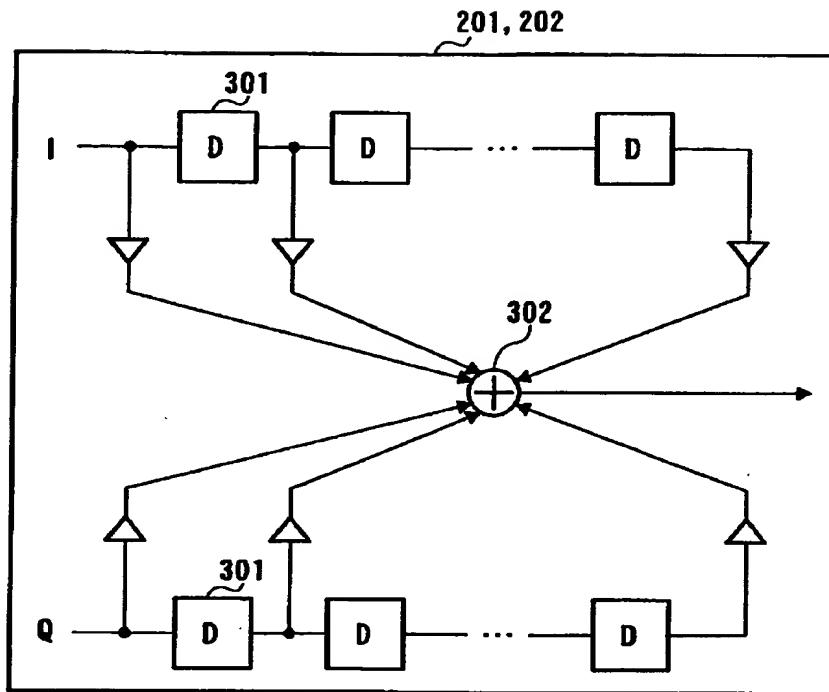
【図1】



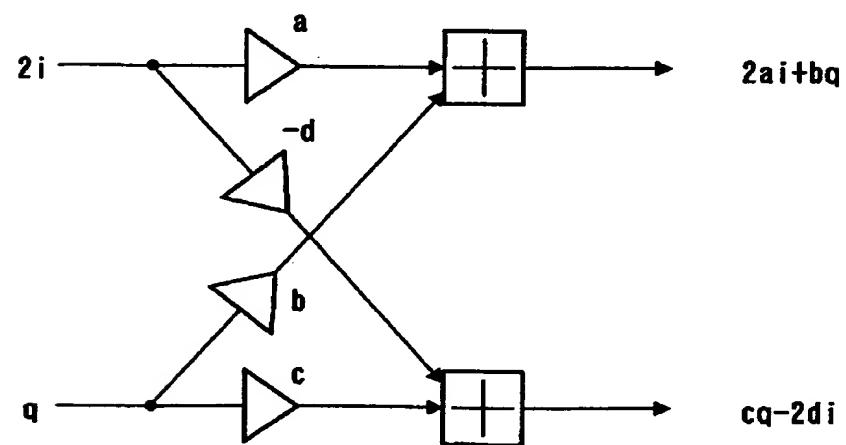
【図2】



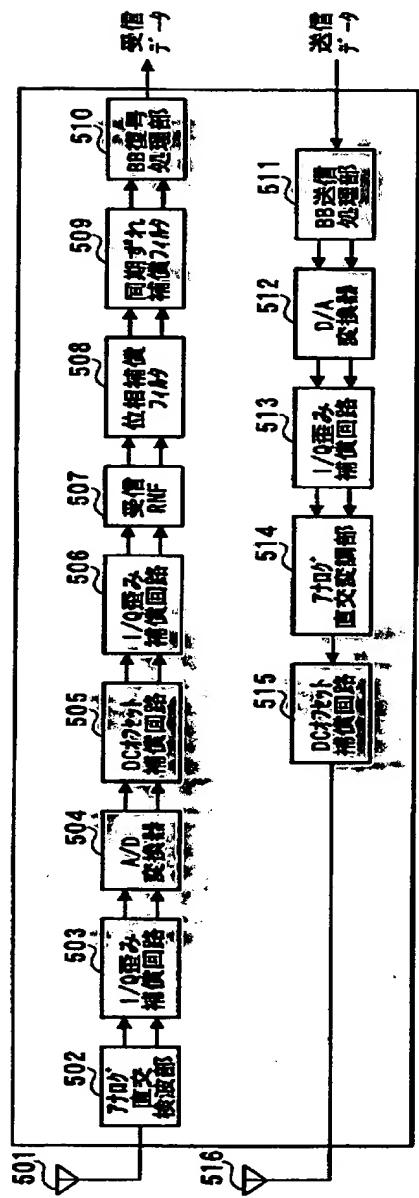
【図3】



【図4】



【図5】



【書類名】 要約書

【要約】

【課題】 受信信号に固定的に付加される波形ひずみの要因を簡単に補償すること。

【解決手段】 受信信号に固定的に付加される波形ひずみの要因であるDCオフセット、I/Qレベル比、I/Q直交性の乱れ、同期ずれ、給電線差による位相回転の補償をデジタル信号処理で実現する。このため、簡単な処理で補償動作を行うことができる。これにより、従来煩雑であった各補償動作を省略することができる。

【選択図】 図1

出願人履歴情報

識別番号 [000005821]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住 所 大阪府門真市大字門真1006番地  
氏 名 松下電器産業株式会社